Génération automatique du contrôle de systèmes embarqués temps-réel

K. Altisen - Equipe Synchrone de Verimag
`www-verimag.imag.fr/~altisen`
`Karine.Altisen@imag.fr`

11 octobre 2002

1 Conception de systèmes et synthèse de contrôleurs

Un des thèmes majeurs du laboratoire Verimag est la conception sûre de systèmes embarqués temps-réel. La complexité grandissante de ces systèmes implique des contraintes de bon fonctionnement (ordre d'enchaînement des tâches, sûreté) et des exigences de qualité de service difficiles à assurer. L'intervention d'outils pour assister à la conception de tels systèmes est alors souvent requise.

Dans ce contexte, l'approche étudiée par le laboratoire consiste, pour garantir au système ses propriétés de bon fonctionnement, à utiliser des méthodes formelles servant à modéliser le système puis à vérifier ces propriétés de façon automatique. La synthèse de contrôleurs, est une de ces techniques automatiques : étant donnée une propriété de bon fonctionnement, la synthèse calcule un contrôleur du système tel que le système contrôlé vérifie cette propriété.

2 Problèmes liés à l'utilisation de la synthèse de contrôleurs comme outil de conception

Nous nous plaçons en utilisateurs de la synthèse de contrôleurs, en vue de concevoir des systèmes embarqués temps-réel et nous cherchons à élaborer une méthodologie d'utilisation de cette technique en tant qu'étape de la chaîne de conception.

Modélisation : cela implique d'une part d'élaborer une méthode de modélisation des systèmes avec intégration systématique des variables de contrôle. On procède, à l'aide d'un langage de haut niveau, par modélisation des différentes tâches du système et par déclaration globale des objectifs de synthèse garantissant le bon fonctionnement du système. Cette méthode de modélisation identifiera différents schémas de tâches génériques ou *patterns* et la façon dont les variables de contrôle y sont incorporées.

Intégration du contrôleur : d'autre part, une fois le contrôleur calculé par un outil de synthèse, celui-ci doit être couplé au système afin de le contrôler effectivement. Nous procédons pour le moment par simulation du système contrôlé, mais à long terme le contrôleur devra être obtenu comme un module contrôleur compilable pour implantation dans le système.

3 Contexte

La problématique décrite ci-dessus s'inscrit dans la continuité du travail d'une équipe et s'appuie sur des études de cas réalisées l'année précédente lors de stages de DEA ainsi que sur des outils (compilateur, outil de synthèse, simulateur) existants :

- Matou, le compilateur du langage synchrone des Automates de Modes, conçu à Verimag, `http ://www-verimag.imag.fr/PEOPLE/maraninx/MATOU/index.html`,
- Sigali, outil de synthèse de contrôleurs conçu à l'IRISA à Rennes, `http ://www.irisa.fr/ep-atr/Equipe/Herve.Marchand.english.html`,
- SigalSimu, simulateur faisant la passerelle entre le contrôleur calculé par Sigali et la description du système en automates de modes.

4 Sujet proposé

L'idée du sujet de magistère est de travailler sur l'un des deux points ci-dessus, c'est-à-dire,
- soit sur la méthodologie de modélisation de système en vue de l'obtention automatique d'un contrôleur par synthèse,
- soit (*ou non exclusif*) sur l'intégration du contrôleur en tant que module à implanter dans le système.

Pour travailler sur ce sujet, il faudra d'abord :
- comprendre les bases de la synthèse de contrôleurs ;
- apprendre à utiliser les automates de modes et l'outil de synthèse Sigali ;
- comprendre les problèmes de modélisation intrinsèques à l'utilisation de la technique.

Les résultats attendus sont :
- un exemple arrivant à l'obtention d'un système contrôlé, puis simulé ;
- une proposition de méthode modélisation (proposition de *patterns* de tâches à contrôler avec mode de fonctionnement, modélisation des mécanismes de gestion de requêtes par introduction de variables de contrôle, formulation des objectifs de synthèse) ;
- (*ou non exclusif*) l'évolution logicielle du simulateur pour l'obtention d'un module contrôleur implantable.

Encadrement et contact : `Karine.Altisen@imag.fr`